

Utiliser la synchronisation hautes performances pour la conception de cartes

*par Ian Dobson, Directeur Architecture Système, Division Timing et Synchronisation,
Integrated Device Technologies*



Le chipset de synchronisation 8V19N4xx d'IDT est optimisé pour les cartes radio de BTS (Base Transceiver Station, ou stations de base sans fil).

Lors de la conception de serveurs ou de systèmes de communication haut de gamme, l'approche typique est hiérarchique, et commence par la sélection de "briques" telles que CPU, "framers", NPU, FPGA et commutateurs de protocole. Viennent ensuite les choix relatifs aux E/S et à la logique d'assemblage, puis en dernier le choix des dispositifs d'horloge et des alimentations. L'expertise du concepteur de cartes tient dans la sélection et la combinaison des principales briques qui serviront à créer l'architecture de la carte.

Cependant, compte tenu de la disponibilité et de la popularité des interfaces E/S rapides et multi-protocoles comme OTN (Optical Transport Network, ou réseau de transport optique), la conception de l'arbre d'horloge a considérablement cru en complexité. En fonction du protocole actif sur la ligne à un moment donné, différentes fréquences d'horloge pourront être nécessaires au décodage. Dans de nombreux cas, les fréquences d'horloge devront changer dynamiquement pour éviter les "over-run" et les "under-run" de données au niveau des interfaces d'E/S. La vitesse et la performance des interfaces d'E/S exigent de ces horloges des performances extrêmement serrées dans le domaine fréquentiel. Des entreprises comme Integrated Device Technology ont développé des outils pour aider les concepteurs de cartes, dont l'expertise

est principalement dans le numérique, à obtenir les performances d'horloge dont ils ont besoin, sans avoir à recours à un spécialiste, et sans avoir à acquérir les connaissances détaillées correspondantes.

Désormais, la sélection de composants d'horloge est devenue une affaire compliquée. Certains des points à traiter pour les sélectionner ou les concevoir, ainsi que l'assistance disponible pour y parvenir, sont décrits dans les paragraphes suivants.

La synchronisation assure un service permettant de répondre aux besoins des différentes briques de l'architecture. En général, tant que les différents composants de l'architecture ne sont pas fixés, la liste complète des caractéristiques d'horloge ne peut être déterminée. Une fois les composants choisis, leurs besoins en alimentation, en surface et en flux d'air sont pris en compte par les concepteurs de cartes. Puis les composants critiques au niveau du placement, comme les connecteurs, ou les commutateurs et les LED en façade, sont ajoutés. Cela ne laisse souvent que très peu de place, de puissance disponible et même de budget pour les composants de service comme la logique d'assemblage, les alimentations et la synchronisation.

A part dans les cas les plus simples, plusieurs horloges sont nécessaires, avec différentes caractéristiques au niveau protocole, tension et performances. Si chaque fonction nécessaire dans l'arbre d'horloge peut être simplement décrite et se trouve le plus souvent disponible sous forme de composant discret, le surcoût, la surface occupée et la consommation supplémentaire, rendent impossible le recours à un dispositif séparé pour chaque horloge. Pour cette raison, les fournisseurs de composants de synchronisation ont créé des composants intégrant plusieurs fonctions au sein d'un même module. Cela doit permettre d'obtenir une conception de circuit optimum, mais pose le problème d'identifier un ensemble de composants répondant aux différents besoins de manière optimale. En outre, les compromis à faire entre coût, surface occupée, consommation et performances peuvent différer d'un projet à l'autre.

Les fournisseurs de composants de synchronisation reconnaissent que leurs gros catalogues de composants sont à la fois une aide précieuse pour trouver une solution optimale et une source de confusion potentielle. Par conséquent, la plupart d'entre eux proposent maintenant un outil de construction d'arbre d'horloge, ou un service d'aide rapide avec des ingénieurs technico-commerciaux, pour déterminer un ensemble de solutions adaptées aux besoins de chaque projet. Travailler avec un fournisseur de synchronisation capable d'offrir tous les composants nécessaires évitera au concepteur de carte numérique de devoir adapter entre elles plusieurs solutions partielles et souvent incompatibles.

Limites de "jitter" (instabilité) dans le domaine Temps

Le "jitter" (instabilité) dans le domaine Temps correspond aux imprécisions de positionnement des fronts d'horloge, et il peut être observé sur une vue de l'horloge à l'oscilloscope. Le jitter cycle-à-cycle est un phénomène à très court terme ; d'un front d'horloge au suivant. Il peut être particulièrement néfaste dans le cas d'applications logiques numériques, dans lesquelles une impulsion d'horloge trop courte peut provoquer des incohérences temporelles d'établissement ou de maintien des niveaux logiques. Le jitter de période est

un phénomène à plus long terme, néfaste dans le cas d'applications de restauration de données, parce qu'une instabilité de période excessive est susceptible d'occulter la "fenêtre visible" et donc de faire augmenter le BER (Bit Error Rate, ou taux d'erreurs de bits). Les deux cas sont traités par simple comparaison des valeurs cible par rapport aux spécifications des fiches techniques des composants de synchronisation. Les composants appropriés peuvent facilement être sélectionnés grâce aux outils de recherche paramétrique proposés sur le site web du fournisseur de composants de synchronisation.

Consommation

Historiquement, les composants de synchronisation étaient des dispositifs simples, avec un seul rail d'alimentation et peu de fonctions programmables. Ceci permettait aux fiches techniques d'indiquer une seule valeur de consommation ou de courant, et il était alors facile de faire des comparaisons. En outre, cette valeur de consommation était en général très inférieure à ce que le boîtier du dispositif était capable de dissiper sans flux d'air ni radiateur, par conséquent il n'était pas nécessaire d'effectuer de calculs thermiques pour les dispositifs en question.

L'intégration et la consommation nécessaires pour atteindre les objectifs de bruit de phase ont changé cela, en rendant l'évaluation de la consommation et l'analyse thermique, plus complexes et plus dépendantes de l'application. De nombreux composants de synchronisation récents offrent une grande souplesse, et permettent de couper l'alimentation des fonctions inutilisées. Ils permettent également d'alimenter différents circuits sous des tensions différentes, appropriées à l'environnement d'application.

Dans ce cas, la solution est un outil configurateur de dispositif. Non seulement un tel outil permet aux concepteurs de déterminer les paramètres du dispositif de synchronisation, mais si cet outil est bien conçu, il fournira également aux concepteurs des estimations de consommation et de température de jonction, applicables pour un type de carte et une utilisation donnés.

Prolifération des fréquences

Jusqu'à un passé assez récent, un concepteur de cartes ne travaillant que dans un certain domaine n'avait à se préoccuper que de fournir cinq ou six fréquences différentes, qui restaient fixes une fois la carte alimentée. Par exemple un routeur Ethernet pourrait nécessiter du 25 MHz, du 125 MHz ou du 156.25 MHz pour les interfaces de ligne, en fonction du module optique qui était installé. Aujourd'hui, les fonctionnalités conçues pour un certain domaine se retrouvent rapidement dans d'autres. Désormais, ce routeur Ethernet pourra utiliser un port USB 3.0 ou un slot SD pour la maintenance, et aura donc besoin d'horloges 40 MHz ou 12 MHz. Il pourra également supporter un port uplink compatible OTN (Optical Transport Network, ou réseau de transport optique) qui nécessitera plusieurs des 30 à 40 fréquences de base différentes qui peuvent changer par configuration logicielle. Non seulement le nombre de fréquences peut être beaucoup plus élevé, mais ces fréquences ne sont plus forcément des multiples ou des sous-multiples les unes des autres.

Ces problèmes sont résolus par des composants de synchronisation offrant davantage de souplesse et disposant de plusieurs PLL (Phase Locked Loop, ou boucles à verrouillage de phase). Cependant, la flexibilité

tend à rendre la programmation plus complexe. Ces nouveaux composants doivent être fournis avec un outil configurateur, comme IDT Timing Commander, qui permet de paramétrer facilement les dispositifs complexes.

Caractéristiques d'instabilité dans le domaine Fréquence

L'instabilité dans le domaine Fréquence correspond à des fréquences parasites, en général indésirables, et présentes dans tous les signaux d'horloge du monde réel. Ces composantes fréquentielles sont particulièrement néfastes si elles polluent l'horloge de référence d'un CAN (convertisseur analogique-numérique) ou d'un CNA (convertisseur numérique analogique) hautes performances, puisque ces dispositifs produiront alors des alias des fréquences indésirables. En outre, les dispositifs PHY (couche physique) des interfaces série rapides intègrent souvent des CAN ou des CNA internes, par conséquent le jitter dans le domaine Fréquence est une préoccupation croissante.

Dans le cas d'applications hautes performances, il faut comparer le bruit de phase du composant de synchronisation aux spécifications d'entrées du dispositif qu'il pilote. Le bruit de phase dépend de la configuration exacte du composant de synchronisation et par conséquent les meilleurs outils sont capables de fournir les différentes courbes correspondant à chaque configuration.

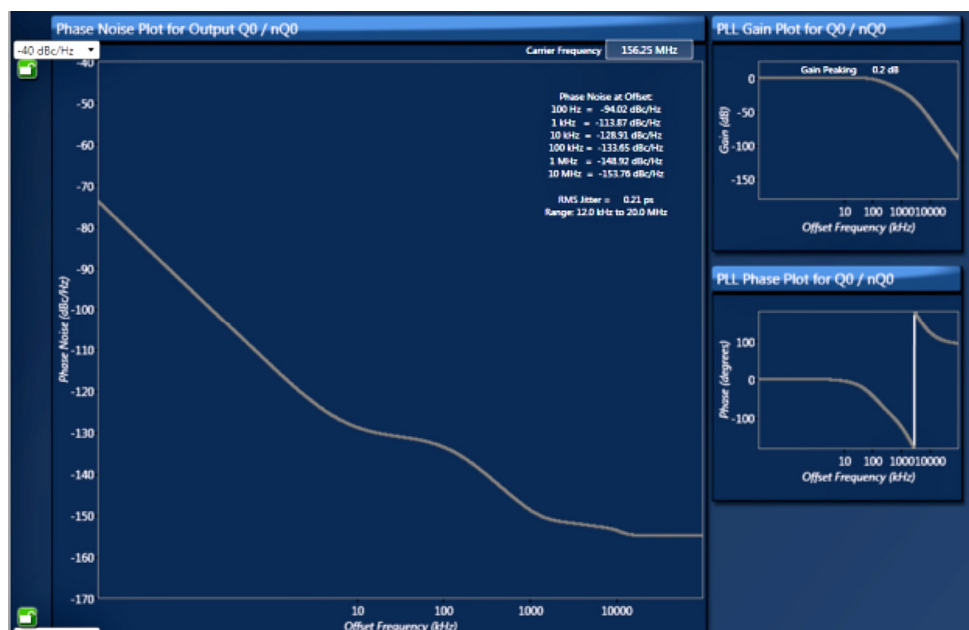


Schéma 1 : Exemple de courbe de bruit de phase, obtenue avec IDT Timing Commander

Protocole signal et décalage de tension de signal plus filtrage d'alimentation

L'arbre d'horloge d'un projet de carte regroupe ensemble les dispositifs de la plupart, sinon de tous les sous-systèmes de la carte, ainsi que des sources de fréquence tels que quartz et oscillateurs. Par conséquent il faut souvent convertir les signaux entre des protocoles asymétriques (CMOS) et un ou plusieurs protocoles différentiels (par exemple LVDS), et souvent aussi à ajuster les excursions de tension. Ceci se fait en général

avec des réseaux des composants passifs, bien que des convertisseurs de niveau actifs soient parfois utilisés. Pour le concepteur qui ne connaît pas bien les spécifications de tension et de courant de chaque protocole, ceci nécessitait auparavant la lecture de nombreuses notes d'application. Les outils configurateurs fournissent des recommandations sur la manière de traiter les problèmes d'adaptation de protocoles ou de tension, au niveau de l'entrée ou de la sortie des différents composants de synchronisation. Ils peuvent aussi générer des schémas et fournir des valeurs de composants recommandés pour les filtres d'alimentation et les filtres de boucle qui peuvent être nécessaires, notamment dans le cas de dispositifs hautes performances.

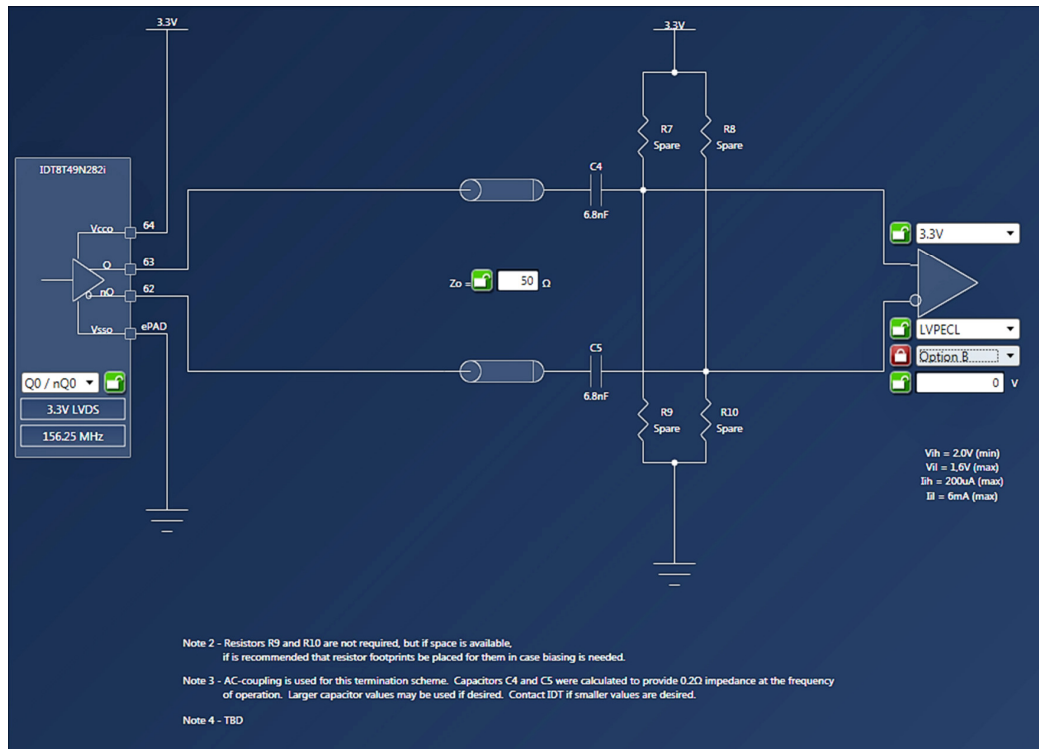


Schéma 2 : Exemple de schéma final, obtenu avec IDT Timing Commander

Redondance et scénarios de panne

A l'heure où la connectivité prend une importance croissante, le fonctionnement fiable de tout ce qui va des combinés mobiles aux routeurs d'entreprise Terabit, est devenu plus important que jamais. Les techniques apparues avec les anciens commutateurs téléphoniques et les systèmes militaires à tolérance de panne ont fait leur chemin dans tous les niveaux de la hiérarchie du réseau. Les systèmes doivent être conçus pour réduire au maximum le risque de panne, et réduire l'impact si une panne se produit. De nombreux systèmes doivent aussi répondre à des normes internationales telles qu'ITU-T G.8261 au niveau comportement en cas de panne.

S'agissant de composants de synchronisation, il est principalement question de "commutation de secours" et de "repli de secours". La commutation de secours est le processus permettant d'identifier une dégradation de la qualité d'une source d'horloge, ou la disparition de son signal, et de commuter sur une source de

secours. Le "repli de secours" est le cas ultime de la "commutation de secours" où toutes les sources d'horloge de secours sont disqualifiées, et où l'on effectue un repli sur un quartz ou un oscillateur local, pour maintenir un niveau minimum de fonctionnalité.

La génération d'un arbre d'horloge fiable est un problème système, qui doit être résolu dans son intégralité, notamment si un cahier des charges externe a été défini pour le système. De nos jours, les concepteurs de cartes doivent travailler avec une équipe technique d'applications du fournisseur de composants, compétente pour résoudre ce type de problèmes. Le problème ne saurait être facilement résolu sur une base puce-par-puce, comme peuvent en témoigner ceux qui ont essayé de mélanger des composants issus de différents fournisseurs.

Résumé

Les concepteurs ont besoin d'un niveau de connaissance de plus en plus pointu des sujets de conception numérique, analogique, logicielle, thermique et mécanique. Dans le domaine de la synchronisation, ceci s'est accéléré rapidement ces cinq dernières années avec la prolifération des fréquences, les impératifs de jitter de plus en plus stricts dans le domaine Temps et dans le domaine Fréquence, et l'émergence de protocoles et de niveaux de tension de plus en plus nombreux. Les grands fournisseurs de composants de synchronisation ont identifié ce problème et ont répondu avec des outils de génération d'arbre d'horloges, de recherche paramétrique, et de configuration, dotés de fonctionnalités étendues, tout en étant conviviaux. Ces outils apportent une aide précieuse au concepteur de cartes, mais ne peuvent pas tout faire. Pour un certain nombre de sujets, il y a toujours besoin d'une équipe technique d'applications, capable de comprendre les implications système d'un arbre d'horloge.

FIN

Biographie de l'auteur

Ian Dobson (ian.dobson@idt.com), Directeur Architecture systèmes, au sein de la Division Synchronisation chez Integrated Device Technologies (IDT), Inc., travaille dans la société depuis dix ans. Les responsabilités de Ian chez IDT impliquent une bonne compréhension des systèmes des clients d'IDT, dans la perspective d'identifier comment les produits IDT, actuels et à venir, peuvent répondre à leurs besoins. Avant de rejoindre IDT, Ian a passé une bonne partie de sa carrière dans l'industrie des télécoms à développer des ASIC, des cartes et des systèmes complets. Au cours de ses 25 ans d'expérience, il a occupé les postes de Directeur du Développement matériel chez Alcatel, ainsi que plusieurs postes à responsabilités chez Newbridge Networks Corp et chez Tundra Semiconductor. Il est titulaire d'une licence de l'université de Waterloo, au Canada.