La technologie flash MONOS en 40 nm : une première mondiale

Jürgen Axmacher Senior Marketing Manager chez Renesas Electronics.

Renesas Electronics introduit sa toute dernière technologie flash MONOS (métal oxyde nitrure oxyde silicium). C'est sur ce procédé technologique que reposera la prochaine architecture de microprocesseur 32 bits destinée aux microcontrôleurs (MCU) pour applications automobiles. Cette technologie flash en 40 nm, embarquée dans les MCU, est une première mondiale. La technologie MONOS va instaurer de nouveaux standards sur le marché des MCU en termes de fiabilité plus élevée, de consommation en courant plus faible et de meilleur rendement aussi bien en programmation qu'en lecture de la mémoire. De plus, ce nouveau procédé supporte l'intégration de fonctions spécifiques pour la sécurité fonctionnelle de même qu'il convient mieux aux applications haute température jusqu'à 170°C.

Renesas Electronics, fournisseur leader mondial de semi-conducteurs, introduit un procédé en 40 nm de flash embarquée pour sa récente famille de microcontrôleurs (MCU). Ce procédé est le fruit des expériences de longue date effectuées par les deux compagnies, NEC Electronics et Renesas Technology, qui ont maintenant fusionnées pour créer Renesas Electronics. Déjà en 2010, peu de temps après cette fusion, Renesas Electronics a introduit une nouvelle lignée de MCU 32 bits (V850-Fx4-L) combinant le cœur V850 avec le procédé 90 nm flash MONOS. Cette famille de composants ciblait les applications de contrôle dans le domaine automobile. Elle se caractérisait par des possibilités remarquables au niveau de la programmation, par une consommation en courant plus faible et une fiabilité plus élevée. Aujourd'hui, cette famille est toujours commercialisée avec succès.

L'avantage principal des cellules flash MONOS se résume ainsi : dans le cas d'une cellule défectueuse au niveau oxyde, la totalité de la charge de la grille flottante n'est pas perdue (la fuite de toute la charge entrainant une perte de données), mais seulement une petite quantité de cette charge disparait. Contrairement aux technologies flash classiques où la grille flottante est faite dans un matériau conducteur, le contenu des cellules flash (MONOS) programmées peut toujours être lu grâce à l'usage d'un matériau isolant (Si_3N_4) pour la grille flottante.

Les cellules flash MONOS assurent des cycles rapides de lecture, et ce pour des raisons technologiques car le niveau de tension requis pour la lecture d'une cellule mémoire est le même que celui utilisé pour le cœur de processeur. De ce fait, la circuiterie logique de lecture peut être réalisée dans le même procédé technologique CMOS. Les circuiteries complexes de pompes à charge pour obtenir des tensions plus élevées sont donc inutiles. En conséquence, en plus de la vitesse plus élevée, la consommation d'énergie est plus faible.

Renesas a pris la décision stratégique de promouvoir le développement de la technologie MONOS basée sur un procédé en 40 nm. Par cette décision, la compagnie a délibérément choisi une approche différente de celles des autres fabricants de semi-conducteur qui, eux, ont opté pour les étapes intermédiaires des technologies 65 nm et 55 nm. Par cette stratégie, Renesas pourra intégrer des mémoires de plus fortes densités sur des puces de plus petite

taille, comparées aux produits des autres constructeurs. Avec des cellules flash en 40 nm, la taille totale des puces des nouvelles familles de MCU peut être réduite d'environ 25% de la surface du composant en technologie 90 nm ou d'environ 50% d'une puce en 65 nm ; le tout pour un composant comparable.

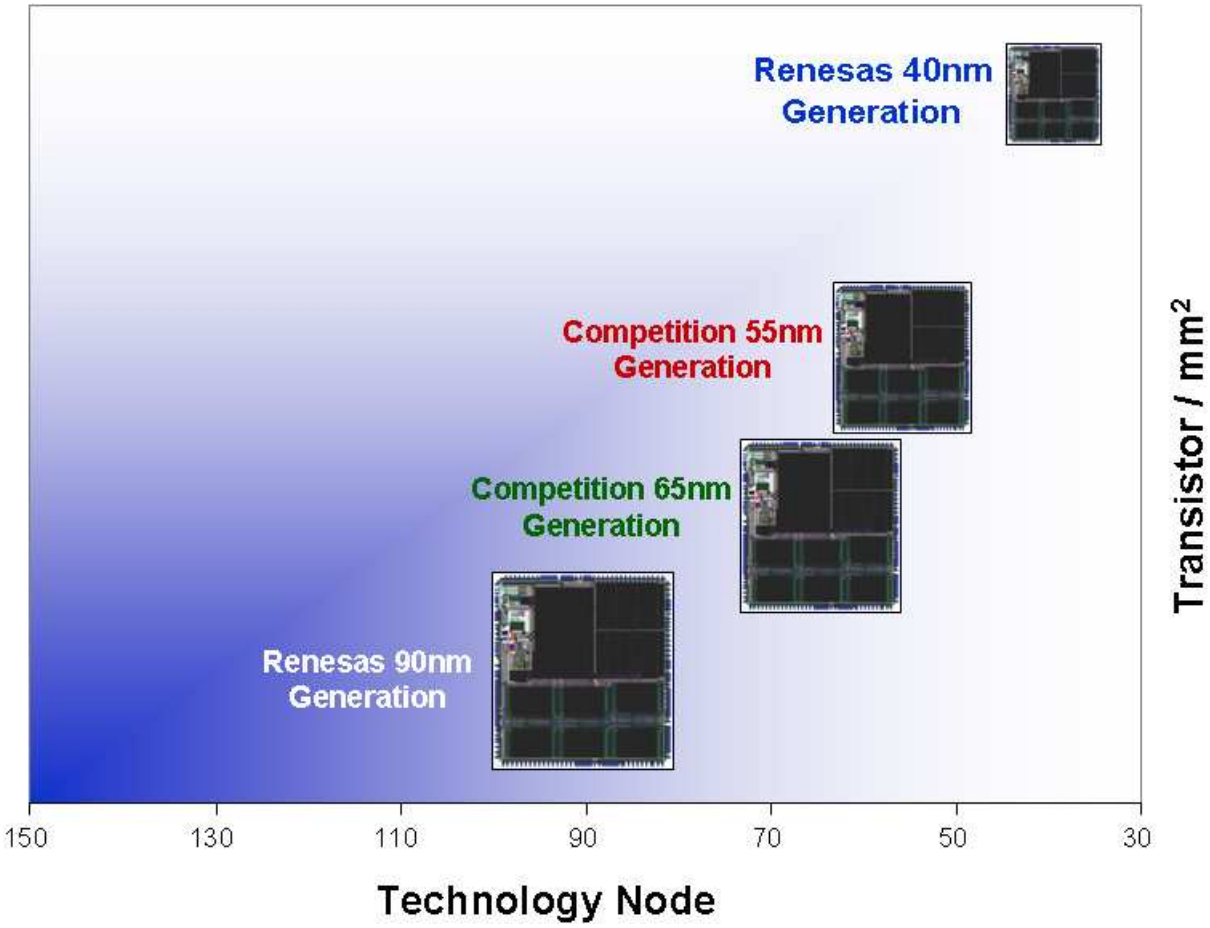


Figure 1 : comparaison des tailles de puce

En dépit des structures minuscules, le nouveau procédé se distingue par sa fiabilité et son long temps de rétention des données. Ceci est un des plus importants pré-requis pour les applications automobiles afin d'être accepté par ce marché et connaître le succès. La nouvelle technologie garantit 20 ans de rétention des données pour l'émulation EEPROM et un minimum de 125 000 cycles d'écriture/lecture.

En outre, le procédé MONOS possède un fort potentiel d'adaptation, ce qui signifie que toute l'expérience acquise ainsi que les mesures effectuées lors de la technologie en 90 nm sont directement applicables au procédé en 40 nm pour améliorer les propriétés des cellules. De ce fait, les structures mémoire peuvent être rétrécies sans trop réduire l'épaisseur du niveau grille flottante, ce qui dans le procédé flash pourrait conduire à des limitations significatives en termes de rétention de données ou de cycles d'écriture/lecture.

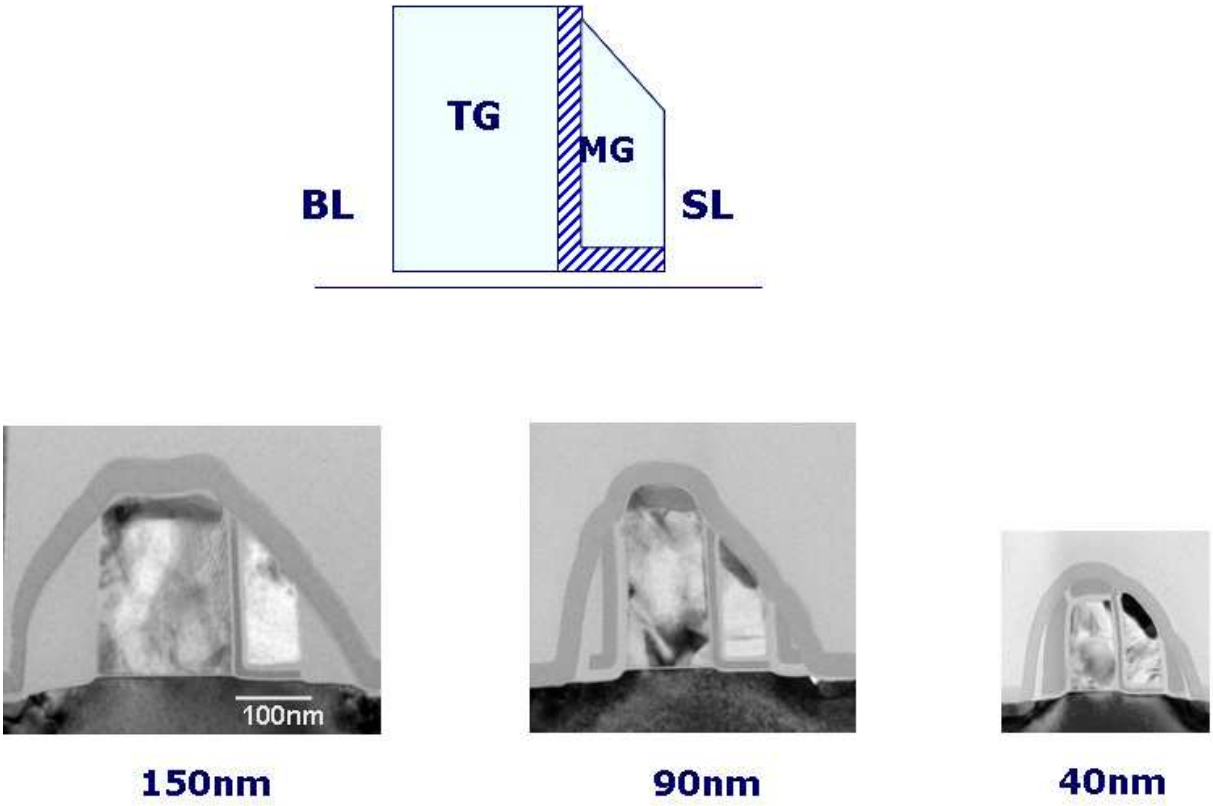


Figure 2 : adaptabilité

Un autre important critère de développement de ce nouveau procédé concerne la consommation en courant des cellules mémoire et celle de l'ensemble des blocs mémoire. Afin d'optimiser la consommation de carburant et donc de limiter la pollution, la réduction de la consommation en courant est un aspect important à prendre en compte pour les voitures électriques développés actuellement. Cela concerne aussi bien les applications de contrôle moteur que les éléments du châssis. Notamment les applications alimentées sous batterie, par exemple pour les véhicules électriques avec extinction du moteur, la consommation en courant est un important facteur de différentiation face aux produits concurrents.
De plus, avec ici des valeurs de courant d'approximativement 0,5 mA/MHz, les avantages de la technologie flash en 40 nm sont bien mis en évidence.

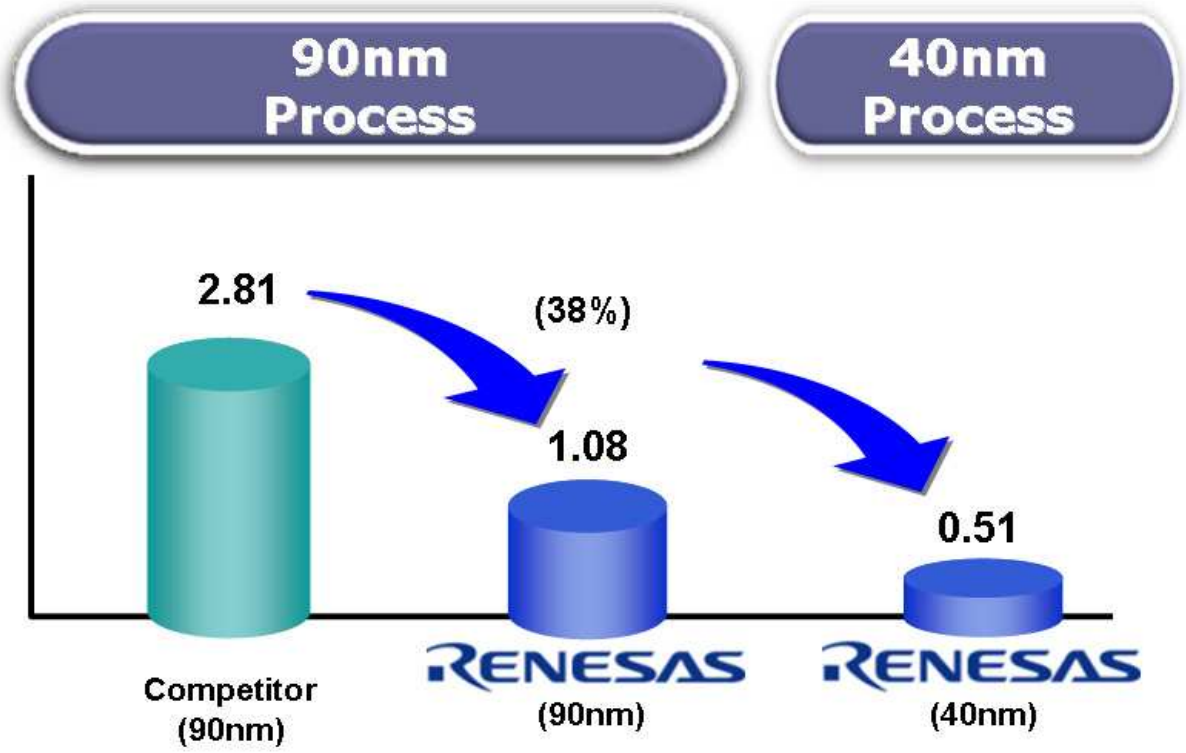


Figure 3 : Comparaison de consommation en courant

De plus, cette nouvelle technologie répond parfaitement aux exigences en températures imposées aux développements automobiles actuels pour lesquels un fonctionnement correct doit être garanti aux températures ambiantes montant jusqu'à 170°C. C'est un avantage significatif particulièrement dans les domaines du moteur et de la boîte de vitesse. Enfin, les cellules flash individuelles sont intégrées dans des entités appelées blocs mémoire avec la logique de programmation et de lecture correspondante ce qui autorise la connexion optimale de ces blocs vers des MCU exigeant différentes tailles de mémoire. Ainsi, il est possible de réaliser des microcontrôleurs avec des tailles de mémoire flash embarquée allant de 128 Ko jusqu'à 10 Mo.

La vitesse d'accès est également un autre paramètre important d'une cellule flash. Comme pour les technologies MONOS existantes en 150 et 90 nm, celle en 40 nm affichera un temps d'accès mémoire extrêmement rapide de moins de 10 ns (accès aléatoire en un seul cycle jusqu'à 120 MHz). Une mémoire cache ne sera nécessaire que pour des fréquences supérieures à 100 MHz. Les coûts sont significativement plus faibles que ceux des mémoires flash affichant de plus lents accès mémoire.

Les puces couramment conçues en technologie Renesas 90 nm utilisent environ 6 à 7 niveaux de métal pour les connexions et les zones de protection (shielding) au sein du MCU alors que le procédé MONOS 40 nm supporte jusqu'à 11 niveaux de métallisation. L'usage d'un alliage cuivre-aluminium garantit un temps de cycle de lecture bien meilleur que celui obtenu avec les technologies basées sur du cuivre pur.

Les microprocesseurs pour l'automobile couramment développés avec le nouveau procédé MONOS 40 nm répond pleinement aux exigences des standards ISO 26262 concernant la sécurité fonctionnelle. Dans ce contexte, les microprocesseurs intègrent différentes circuiteries qui facilitent significativement l'accès aux niveaux de sécurité ASIL-A jusqu'à ASIL-D.

Le composant comprend des fonctions permettant à la fois, de protéger l'utilisateur (avec des mécanismes de protection mémoire, de surveillance de l'exécution, etc.) et d'effectuer des mesures spécifiques sécurité (comme des techniques de correction d'erreur RAM/Flash, autotest, etc.). L'objectif global de cette nouvelle lignée de produit est de supporter efficacement même l'exigence la plus extrême, comme les certifications jusqu'au niveau ASIL-D.

La nouvelle génération de MCU 32 bits avec le cœur de processeur RH850 et la flash 40 nm couvrira toute une gamme d'applications déclinant différentes configurations de puce. Ainsi les différents sous-systèmes cœur seront développés pour répondre à diverses exigences dans le domaine de l'automobile : des applications simples à cœur unique jusqu'aux systèmes complexes multi-cœurs incluant les processeurs appelés Dual Lockstep ; le tout de manière efficace et aisée pour l'utilisateur.

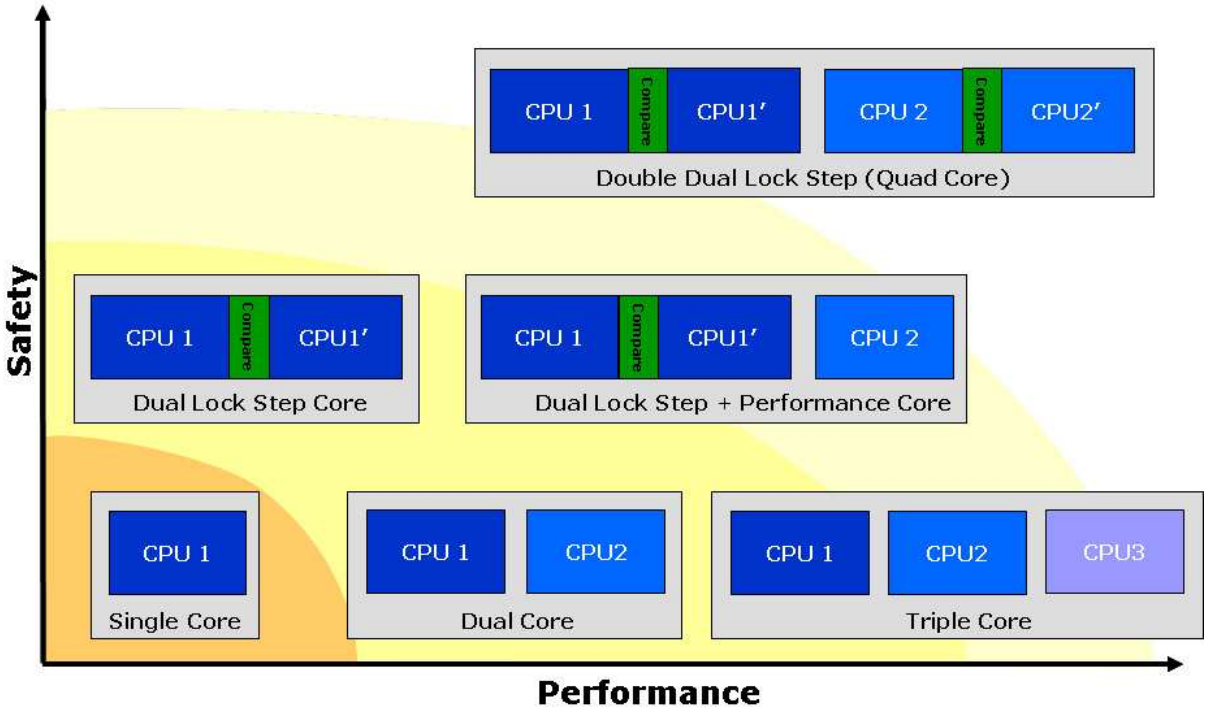


Figure 4 : Systèmes et applications à cœur unique ou à multiples cœurs

Une politique importante de développement est le concept de famille (ou « family concept »). Il assure que les mêmes cœur de processeur et sous-systèmes associés, systèmes de bus et blocs IP périphériques optimisés, sont utilisés dans toutes les « familles » MCU. Ainsi, ce concept permet la programmation de logiciel adaptable et réutilisable pour différentes applications selon les segments ciblés. Par conséquent, ce concept conduit à un support AUTOSAR qualifié et robuste pour toutes les familles de MCU 32 bits.

Pour résumer, cette technologie MONOS 40 nm est un développement optimisé du procédé 90 nm existant et sera utilisé pour la lignée des nouveaux MCU 32 bits pour l'automobile proposés par Renesas. Les échantillons de cette famille de microprocesseurs seront disponibles au deuxième semestre 2012 et qualifiés pour les standards automobiles en 2013. Que le procédé MONOS soit utilisé, ou non, pour la génération suivante, il continuera à être évalué dans les laboratoires de test de Renesas. En effet, l'étape technologique 32/28 nm peut concernée d'autres technologies mémoire, comme la MRAM, en plus de la technologie MONOS prouvée.