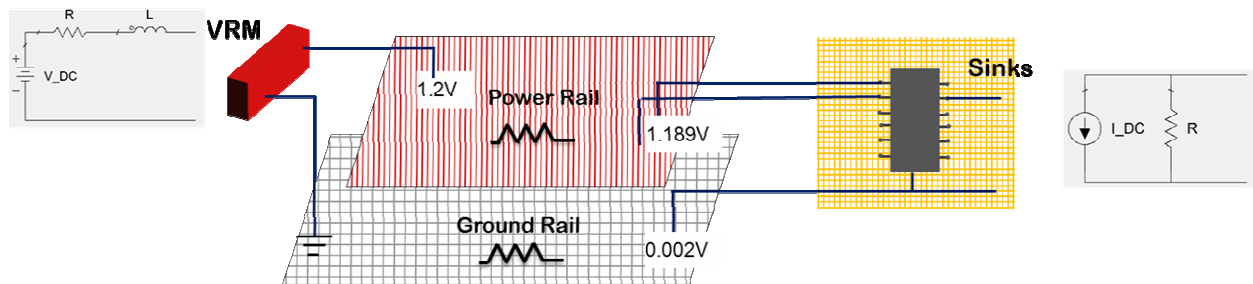


L'analyse électromagnétique de l'intégrité de puissance pour les cartes à circuits imprimés au moyen de la méthode des éléments finis (FEM)

Lors de la conception d'une carte à circuits imprimés, l'un des éléments fondamentaux qui permettront au système de fonctionner correctement est le réseau de distribution de puissance (RDP) des différents circuits intégrés se trouvant sur la carte, lequel consiste en rails d'alimentation et rails de base. Si le réseau n'est pas conçu correctement, des dysfonctionnements et / ou des problèmes de compatibilité électromagnétique peuvent se produire, telles des émissions rayonnées ou une susceptibilité aux interférences RF.



Les principaux éléments composant le circuit sous analyse sont les suivants :

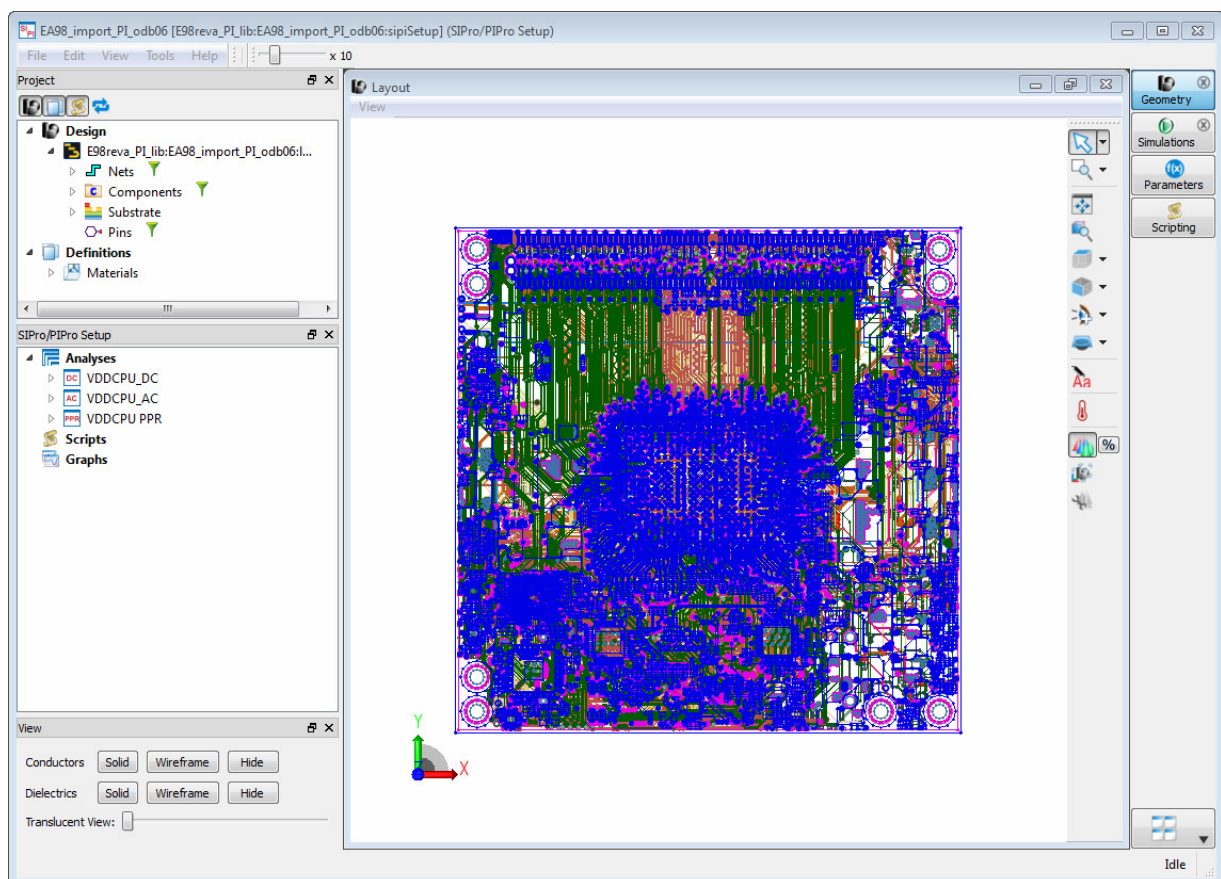
- Un Module régulateur de tension (MRT). Le composant qui alimente le système, lequel doit être capable de fournir le courant nécessaire au bon fonctionnement de la carte aux différentes tensions requises
- Des dissipateurs. Les circuits intégrés, tels les FPGA et CPU (unités centrales de traitement), qui exigent une quantité considérable de courant pour que la carte puisse fonctionner correctement
- Le rail d'alimentation. La partie du réseau de distribution de puissance qui transporte la tension de fonctionnement du module régulateur vers le dissipateur
- Le rail de base. La partie du circuit qui ferme la boucle du courant entre le dissipateur et le module régulateur

Dans cet article, nous décrivons une série d'analyses réalisées sur une carte à circuits imprimés embarquée possédant un format COM Express, à savoir un format industriel extrêmement compact et performant mis au point par la société SECO Srl, basée à Arezzo, en Italie. Le composant principal de la carte est un processeur AMD série R (Merlin Falcon) de 3,2 GHz max.

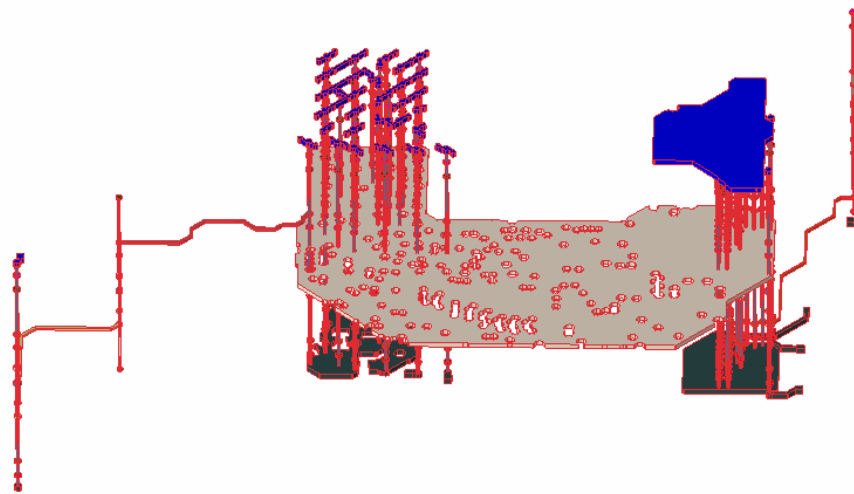
Ce processeur travaille avec un courant crête maximal d'alimentation de 51 A sur la tension vcore en mode performances et, par conséquent, requiert que le rail d'alimentation soit conçu avec le plus grand soin.

Le nouveau simulateur PIPro de Keysight Technologies a été utilisé pour l'analyse de l'intégrité de puissance. Ce simulateur est basé sur une analyse électromagnétique utilisant la méthode des éléments finis (FEM) et optimisée dans le but de faciliter une analyse rapide et précise des cartes de petites et moyennes tailles dotées d'un plus grand nombre de couches.

Le diagramme ci-dessous montre la carte acheminée après son importation dans le logiciel Advanced Design System de Keysight EESof EDA.



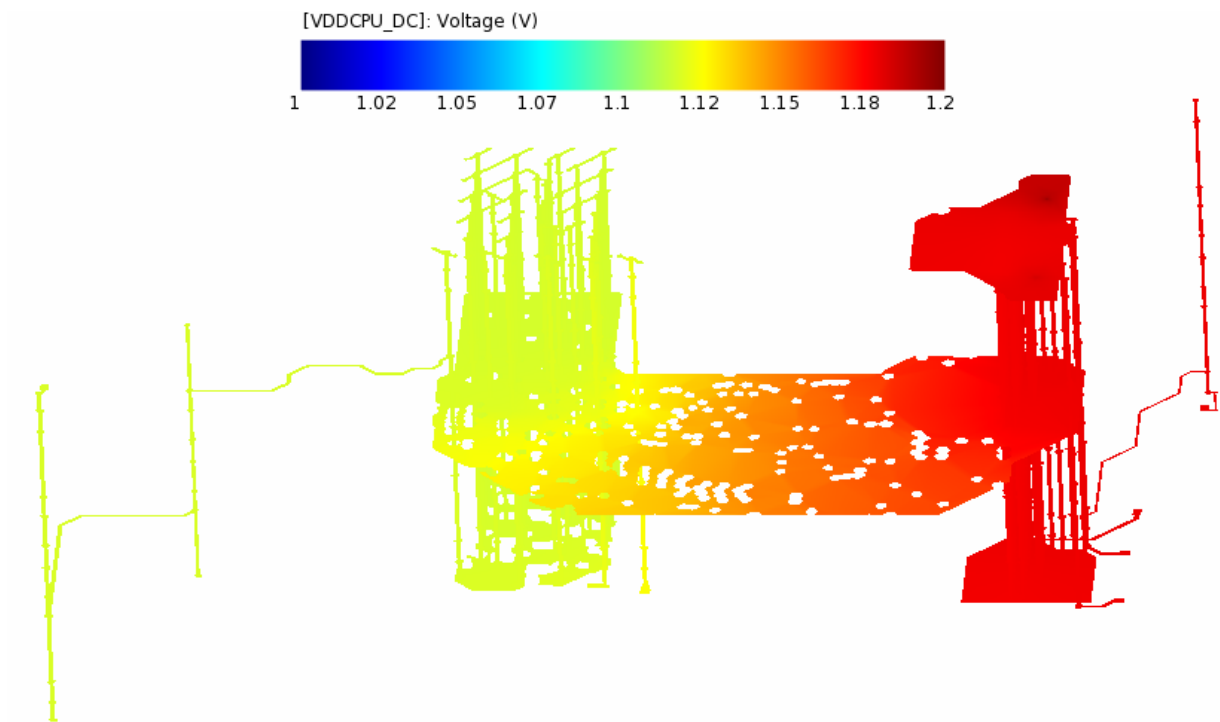
Ci-dessous, un diagramme détaillé du principal rail d'alimentation du CPU (1,2 V), à l'exclusion des masses, avec un agrandissement de l'échelle des abscisses offrant une meilleure visibilité sur le circuit. À noter la zone bleue en haut à gauche, où l'unité centrale est connectée, et en bas à droite, où le module régulateur de tension est connecté.



Commençons avec l'analyse la plus simple (PI-DC), qui implique de calculer des chutes de tension DC statique, et de la puissance associée, ainsi que des densités de courant sur l'ensemble du RDP. Cette analyse nous permet d'identifier les principaux circuits intégrés, les broches de connecteur et les VIA de raccordement à la masse qui transportent la quantité de courant la plus élevée.

Si la tension dans le réseau de distribution de puissance chute en-deçà de la valeur qui a été paramétrée, le circuit intégré n'atteindra pas le niveau minimal de tension requis pour qu'il puisse fonctionner correctement. Dans ce cas, le circuit se déconnectera ou se réinitialisera, ou encore, un dysfonctionnement se produira au niveau de la logique interne du dispositif. Des densités de courant excessives dans le réseau de distribution de puissance peuvent provoquer des températures élevées pouvant, à leur tour, causer une délamination de la carte à circuits imprimés et, en cas de surchauffe extrême, la carte peut même s'enflammer. Les VIA (accès d'interconnexion verticale) qui transportent des courants excessifs peuvent fondre et couper le circuit.

La simulation directe de courant statique (PI-DC) produit des résultats variés, notamment ceux indiqués sur le diagramme ci-dessous. Ici, vous pouvez voir que la tension minimale dans la zone de connexion de la CPU atteint une valeur minimale d'1,1 V, avec la tolérance maximale de ± 120 mV incluse, par comparaison avec une tension nominale de fonctionnement d'1,2 V pour la CPU.



Un rapport détaillé est également disponible. Il comprend des mesures quantitatives de tension, à la fois pour la CPU (voir diagramme ci-dessous) et pour le module régulateur de tension. Il comprend également des mesures du courant et de la tension sur les pastilles de connexion des VIA, indiquant où les valeurs maximales paramétrées ont été dépassées.

DC Results Overview

Sinks

Pins

VRMs

Vias

Reports

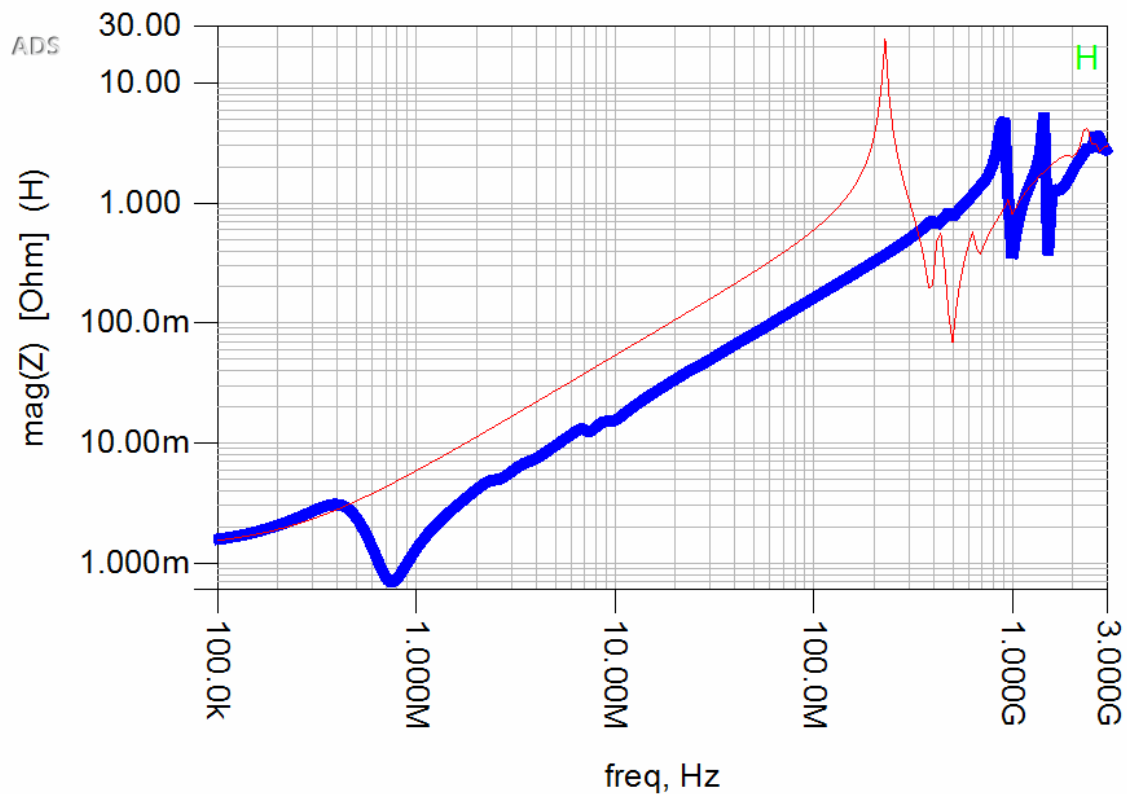
	Name	Source Current [A]	VRM Voltage [V]	Input Voltage [V]	Resistance [Ohm]	Tolerance	Margin [V]	Pass/Fail
1	APU_VDDCPU_RUN_U1	40	1.2	1.08808	0.0028	10 %	0.00808	 pass

Update

Close

L'objet de ce second type d'analyse (PI-AC) consiste à s'assurer que la tension minimale de fonctionnement est maintenue dans des conditions dynamiques, par exemple, une fois que le dispositif se trouve en fonctionnement et que sa puissance absorbée varie dans le temps, en fonction du type de séquence d'opérations qui sont exécutées par l'unité centrale de traitement. La fréquence de l'horloge du processeur série R est de 3,2 GHz, de sorte que le signal de courant

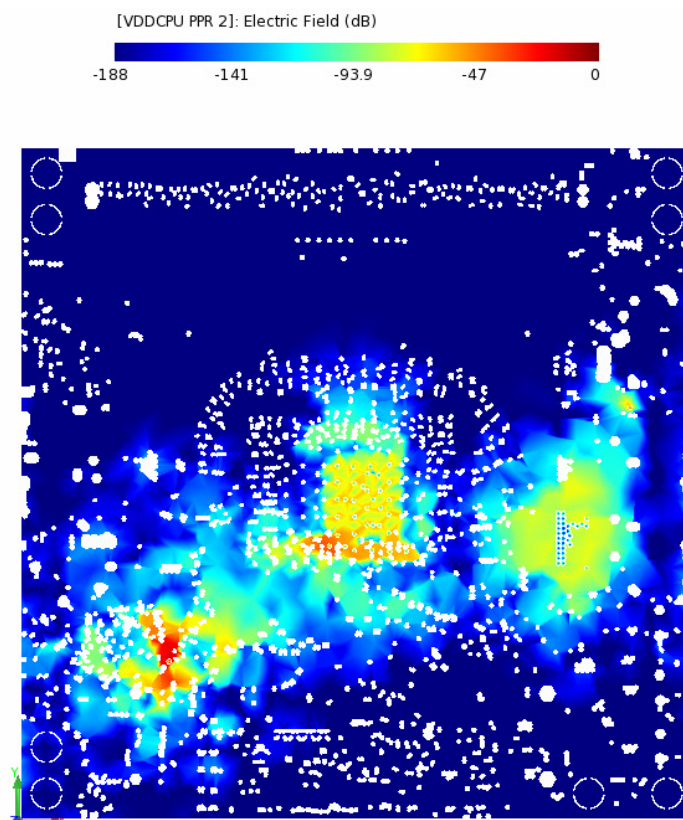
sur le rail d'alimentation possède un contenu harmonique élevé. Par conséquent, la simulation électromagnétique du circuit d'alimentation est configurée pour couvrir l'intégralité du spectre, du courant continu à 3 GHz. Des modèles équivalents du régulateur de tension, du dissipateur et des condensateurs de découplage sont alors automatiquement ajoutés au modèle obtenu. Les condensateurs de découplage sont connectés entre les rails d'alimentation et de raccordement à la masse, et leur positionnement et valeurs de capacité constituent les principaux paramètres disponibles pour que le concepteur puisse optimiser le fonctionnement du système. En termes de fonctionnement, les principales conclusions de l'ensemble de la simulation sont affichées dans le diagramme ci-dessous, où la valeur d'impédance mesurée par l'unité centrale de traitement (axe des ordonnées, ou des Y) est comparée à la fréquence (axe des abscisses, ou des X), les deux sur une échelle logarithmique.



Deux courbes apparaissent sur ce diagramme : l'une, avec les condensateurs déconnectés (courbe rouge) ; l'autre, lorsqu'ils sont connectés. Les modèles utilisés pour les condensateurs comprennent les éléments parasites d'inductance et de résistance, et peuvent être définis au moyen de modèles du paramètre S. Remarquez la valeur d'impédance générale dans la seconde case, qui est plus basse, et la réduction en taille de la crête de résonance (qui passe d'approximativement 22 Ohm à près de 5 Ohm) et bascule vers une fréquence plus élevée (passant d'environ 230 MHz à plus de 900 MHz).

Dans ce cas de figure, il n'y a pas de données exactes disponibles quant au niveau maximal d'impédance autorisé par rapport à la fréquence. Par conséquent, une impédance cible a été calculée en se basant sur la relation existant entre la tension d'ondulation maximale et le courant transitoire maximal configurés par le fabricant de la CPU, ce qui donne une valeur d'environ 150 mOhm. Cette valeur est maintenue jusqu'à 100 MHz, fréquence après laquelle l'objectif de conception consiste, du moins dans le cas présent, à élever au maximum la fréquence de la résonance.

La dernière analyse d'intégrité de la puissance effectuée a consisté à cartographier les résonances planes de la puissance sur la carte (Analyse de la résonance plane de la puissance, ou *Power Plane Resonance analysis*, soit PI-PPR), ce qui a facilité l'ajout ultérieur de condensateurs de découplage dans des positions optimales afin de supprimer les résonances résiduelles.



Sur le diagramme ci-dessus, vous pouvez observer la répartition du champ électrique à la fréquence de résonance principale. Les zones en rouge correspondent à l'emplacement des résonances sur l'un des tapis de sol.

Ces analyses, comme les nécessaires améliorations qui ont été apportées, ont permis de remettre rapidement la carte en conformité avec les spécifications d'impédance fixées au cours du projet. L'utilisation du simulateur PIPro, grâce à sa vitesse (la simulation la plus longue a duré approximativement 1h15) et à sa précision, a généré des gains de temps au cours du processus de conception et permis une transition rapide vers la phase de fabrication de la carte.