Vers une nouvelle génération d'architectures multicaméra pour les systèmes d'aide à la conduite automobile

Une approche hautement intégrée pour atteindre une synchronisation étendue et une qualité d'image à grande gamme dynamique avancée, en vue d'applications de vue panoramique et de rétrovision

L'emploi de systèmes multicaméra est courant dans le développement d'applications de vue panoramique et de rétrovision. Les systèmes actuels intègrent six caméras ou plus pour observer et identifier l'environnement du véhicule. En vue panoramique, ce sont en général au moins quatre flux de caméras qui seront fusionnés afin d'obtenir la meilleure expérience de conduite. En principe, cette architecture connecte des capteurs photo mégapixel à un processeur central d'applications sur une longue distance au moyen de câbles coaxiaux indépendants. En outre, le marché requiert une précision au pixel près, à une gamme dynamique plus élevée, pour continuer à optimiser les algorithmes de vision, ce qui nécessite de passer à une étape supérieure en termes de post-traitement des pixels.

Ainsi, les systèmes de nouvelle génération permettent une distribution de l'horloge centrale, la synchronisation des canaux vidéo ainsi que le traitement des pixels multicanaux, faisant bénéficier au conducteur d'une bien meilleure qualité vidéo. Le canal d'appui du câble coaxial en particulier a une fonction centrale. Afin de remplir ces attentes, des jeux de puces de plusieurs sérialiseurs LVDS, combinés à un unique hub désérialiseur, utilisent des solutions hautement intégrées. Le présent article étudie les manières d'effectuer la synchronisation des flux vidéo et d'accroître la précision des pixels.

TECHNOLOGIE DU CAPTEUR D'IMAGE

Les dispositifs de formation d'image de couleur CMOS actuels fournissent 1 mégapixel ou 2 mégapixels sur une unique puce pour les applications automobiles. Elles permettent l'enregistrement d'images pleine résolution hautement détaillées, fournissant des flux vidéo jusqu'à 60 images par secondes (FPS). Les capteurs peuvent alors utiliser des technologies HDR split pixel, échantillonnant les informations de l'environnement simultanément plutôt que séquentiellement. Ceci minimise les artéfacts de mouvement et fournit une meilleure qualité d'image en sortie RAW dans les situations difficiles ou mal éclairées.
Afin de faire progresser la précision de pixel jusqu'à 12 bits de gamme dynamique, les capteurs affichent jusqu'à trois valeurs d'exposition par pixel, « long » (L), « court » (S) et « très court » (VS). Celles-ci servent pour le traitement supplémentaire des images à large gamme dynamique lors de leur transmission à un processeur de format image (ISP). Actuellement, les fabricants transposent la fonction d'ISP hors de la puce de l'imageur afin de limiter la dissipation, qui dégrade la qualité de l'image. Ainsi, les ISP vont être intégrés dans les systèmes sur puce (SoC) ou demeurer des dispositifs indépendants. Grâce à leurs capacités avancées de large gamme dynamique, les ISP peuvent même traiter des flux de caméras différentes concurremment, limitant ainsi le nombre d'ISP nécessaires dans le système. En particulier, un tel traitement centralisé peut bénéficier du traitement de flux multiples pendant les étapes d'égalisation. À cette fin, les flux de caméra nécessitent une indication supplémentaire pour séparer les canaux. Autrement, les flux vidéo peuvent se mélanger sur le chemin système.

TRAITEMENT MULTICANAL DES PIXELS

Ce chapitre se réfère à la chaîne de commande du concept de référence TI "TIDA-00455" (cf. Figure 1). Les sérialiseurs FDP-Link III ainsi que le DS90UB933 transforment un LVCMOS parallèle entrant ou un bus de données sériel CSI-2 en une paire différentielle haute vitesse. Les

sérialiseurs peuvent accepter jusqu'à 12 bits de données + 2 bits (p. ex. HSYNC/VSYNC) + pixel clock (PCLK). Ensuite, le hub du désérialiseur FDP-Link III (p. ex. DS90UB964), couplé à des sérialiseurs, reçoit concurremment les flux de capteurs photos, au nombre maximal de quatre. Il fournit deux ports de sortie MIPI CSI-2 comprenant chacun quatre voies physiques. Le désérialiseur décode les flux entrants à multiplexer sur un ou deux des ports de sortie MIPI CSI-2. Afin de ne pas mélanger les flux vidéo entrants Chaque flux de données est partitionné en paquets destinés à chaque canal virtuel. Chaque canal virtuel de l'en-tête de paquet est identifié par un numéro unique d'identification du canal (VC-ID). Les flux vidéo virtuellement séparés seront ainsi envoyés via les ports CSI-2. Les pixels image des flux vidéo arrivent au PSI, séparés en valeurs d'exposition longue (L), courte (S) et très courte (VS) indiquées par la MSB de chacun. Lorsque plusieurs étapes de prétraitement, telles que la correction de distorsion, la balance/équilibrage des blancs, ou la correction de pixels défectueux sont achevées, le PSI combine les valeurs avec différentes expositions pour générer des images. Les zones sombres seront remplies avec des pixels à valeur d'exposition L tandis que les zones claires seront remplies de pixels à valeur S ou VS. Ainsi, les pixels de chaque flux vidéo fournissent une gamme dynamique étendue. Le résultat pondéré de la combinaison retourne aux blocs ainsi que la commande automatique de gain et la commande automatique d'exposition afin de calculer les statistiques. Celles-ci, y compris l'histogramme, peuvent être transférées à l'hôte en tant que lignes inactives au sein du flux vidéo. Enfin, des flux vidéo de qualité seront transmis au processeur de vision à des fins de rendu et d'analyse de l'image, avant l'affichage sur l'écran.

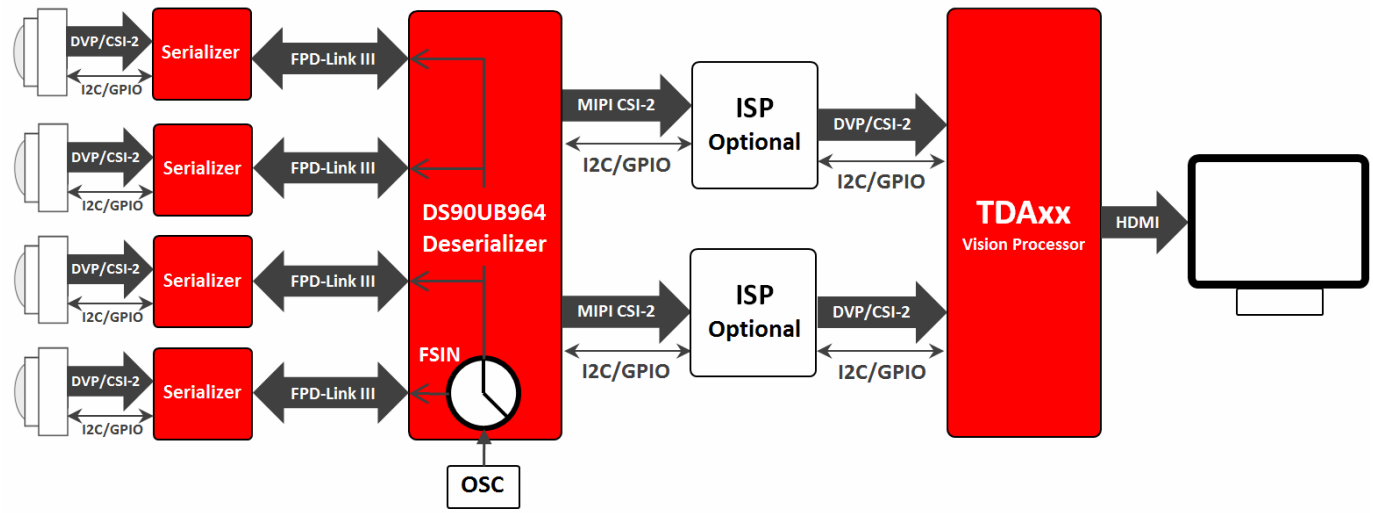


Figure 1. Concept de quadrivision utilisé pour les applications de vue panoramique.

SYNCHRONISATION DES FLUX VIDEO

Pour ces conceptions de système, la synchronisation de la caméra peut poser problème. Le temps de traitement de chaque caméra peut varier en raison des tolérances des composants ou même des conditions de l'environnement visuel en cours d'enregistrement. Des mécanismes d'horodatage devraient être introduits dans le logiciel pour résoudre le problème. Cependant, un logiciel supplémentaire utiliserait davantage le processeur de vision. À titre de solution, nous étudions ci-après quatre caractéristiques matérielles garantissant que les images de tous les flux vidéo arrivent dans le processeur de vision en même temps. Aucun logiciel supplémentaire ne serait nécessaire.

TECHNOLOGIE DU CANAL D'APPUI

Le canal de commande bidirectionnelle SerDes intégrées transfère les données sur le même câble. Il élimine le besoin de câbles supplémentaires pour la programmation des registres des capteurs d'image via I2C. Le canal de commande bidirectionnelle permet également la commande de broches GPIO des puces du SerDes dans les deux sens. Généralement, cela permet d'envoyer des impulsions de déclenchement de synchronisation d'image à partir de l'unité centrale vers les capteurs d'image pour la synchronisation. En même temps, il peut transporter des signaux d'état de tous les capteurs d'image et les transmettre à l'unité centrale à des fins de surveillance. Le canal de contrôle bidirectionnel peut aussi constituer une horloge de référence du système central du désérialiseur pour chaque sérialiseur de la caméra.

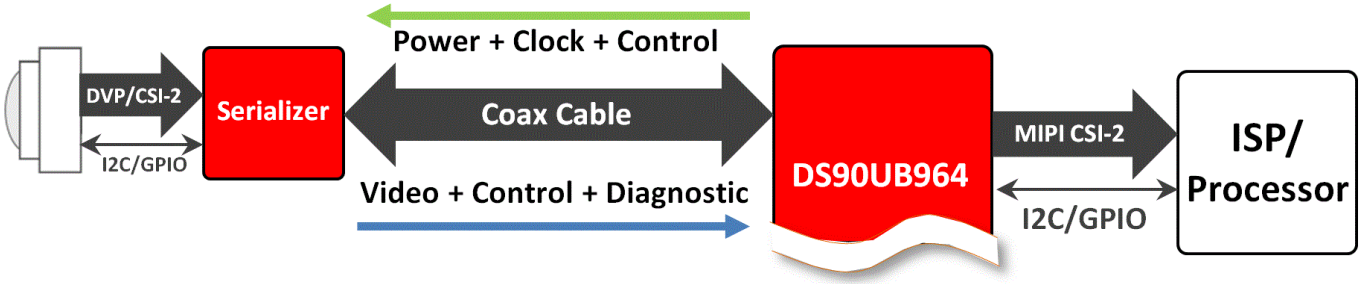
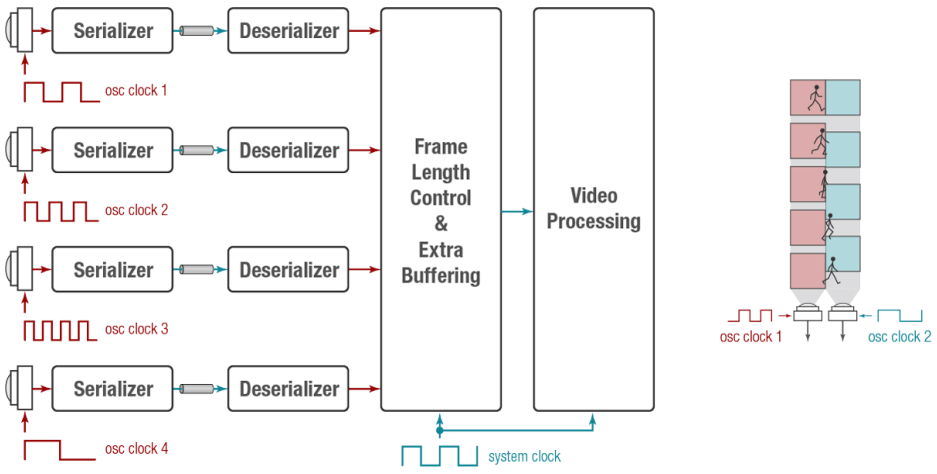


Figure 2. La technologie par câble FPD-Link permet de nombreuses fonctions.

DISTRIBUTION DE L'HORLOGE CENTRALE

Une horloge centrale de référence appliquée au niveau du hub du désérialiseur est distribuée à tous les modules de caméra. Dans ce mode, chaque sérialiseur est en mesure de tirer son horloge à partir du lien système FPD-Link III. Les sérialiseurs conduisent l'horloge dans la broche d'entrée d'horloge système du capteur d'image en évitant les flux de caméra à la dérive devant l'autre. Ce mode de fonctionnement présente l'avantage que toutes les caméras peuvent fonctionner dans le même domaine d'horloge. Elle élimine la nécessité d'une mise en mémoire tampon et de resynchronisation.



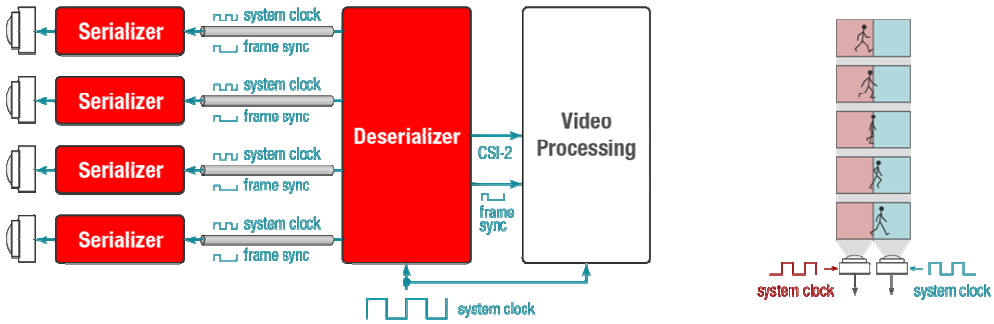


Figure 3. Synchronisation des caméras par distribution d'horloge centrale.

DECLENCHEMENT CENTRAL D'IMAGE SYNCHRONISEE

Les capteurs d'image communs offrent une entrée de synchronisation d'image (FSIN dans le diagramme). FSIN commande la logique de capture du capteur d'image. En fonctionnement normal, lorsque l'impulsion de synchronisation d'image est appliquée, une nouvelle image démarre automatiquement. Alternativement, une ligne supplémentaire sera introduite pour étendre la hauteur du cadre jusqu'à ce que la synchronisation d'image arrive. Un hub de désérialiseur approprié peut générer une telle impulsion de synchronisation périodique en utilisant son horloge interne. Le hub de désérialiseur passe l'impulsion de synchronisation d'image périodique à tous les sérialiseurs. À leur tour, les sérialiseurs transmettent l'impulsion à chaque caméra en utilisant ses GPIO. Ce concept garantit que les images de tous les flux de caméra commencent simultanément, avec un écart d'une ligne maximum.

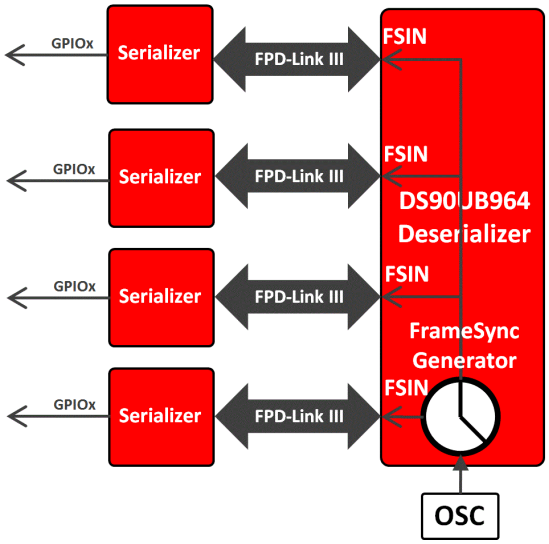


Figure 4. La synchronisation d'image commande les capteurs d'image

SYNCHRONISATION DE LIGNE

Généralement, les hubs de désérialiseurs prennent en charge plusieurs modes de synchronisation de ligne. En mode transfert non synchronisé, le hub du désérialiseur intègre les lignes de tous les flux vidéo dans l'ordre PEPS (premier entré premier sorti). Les mêmes lignes vidéo de toutes les caméras n'arrivent pas à l'ISP en même temps. Par conséquent, les lignes capturées en même temps, ne sont pas stockées dans les files d'attente de tampon du processeur de vision de façon séquentielle. En mode transfert synchronisé cependant, le hub de désérialiseur attend les lignes

vidéo de tous les modules de caméra avant de coder des lignes et de les intégrer dans le flux de sortie CSI-2. Par conséquent, les mêmes lignes de toutes les caméras sont intercalées. La fonction du désérialiseur consiste à faire des flux entrants un ou deux flux de sortie MIPI CSI-2. Pour ce faire, des canaux virtuels (VC-ID) sont utilisés pour différencier les flux vidéo sur le bus de sortie MIPI CSI-2. Ainsi, l'ISP puis le processeur de vision sont capables de distinguer les flux. Si le processeur de vision est programmé pour fournir quatre files d'attente indépendantes dans la mémoire tampon, les images provenant de chacun des flux vidéo peuvent être stockées dans leur propre file d'attente. Cette méthode donne un système dans lequel chaque image capturée en même temps sera stockée côte à côte dans les files d'attente. Par exemple, l'image des quatre flux capturés dans un intervalle de temps x peut être trouvée dans les files d'attente de tampon au même endroit x. Par conséquent, aucun support d'horodatage n'est nécessaire.

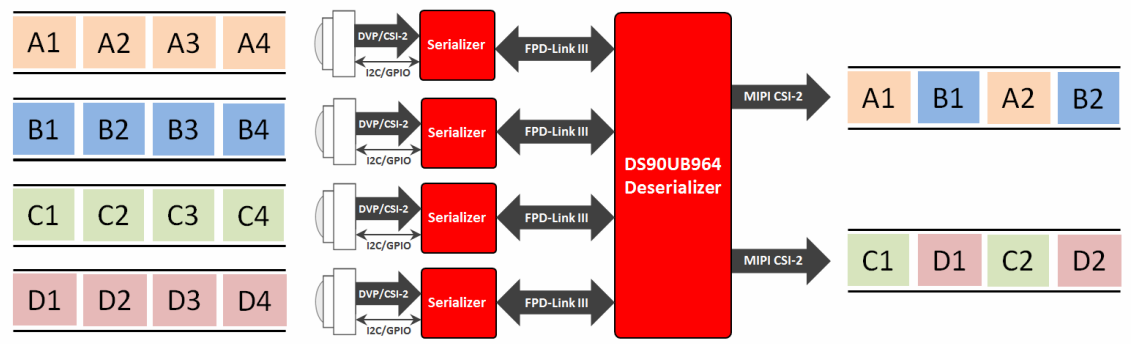


Figure 5. Des canaux virtuels transfèrent les différents flux vidéo via une unique interface

ALIMENTATION PAR CABLE COAXIAL

L'alimentation par câble coaxial (PoC) est une solution pratique pour alimenter la caméra sans câbles supplémentaires. Afin d'économiser un câblage supplémentaire, les modules de caméra peuvent être alimentés via le câble coaxial et le bouclier du côté du processeur de l'unité de contrôle électronique. Du côté du désérialiseur, tous les modules caméra peuvent également être alimentés. Afin de séparer l'alimentation en courant continu des signaux de données, des filtres PoC doivent être incorporés. La bande de fréquence de signal de données commence à 1MHz pour le canal d'appui (en fonction de la vitesse du canal d'appui du sérialiseur). En revanche, la bande de canal d'aller peut dépasser les 700 MHz. Par conséquent, un condensateur 100 nF doit bloquer tout courant continu pour passer. De l'autre côté un inducteur 100 uH passe le courant continu mais contribue à minimiser le bruit de courant alternatif interférant avec les signaux de données. En posant avec précaution et en réglant les deux composants, on garantira que l'alimentation soit transmise par le câble coaxial, tout en évitant un impact sur le signal du courant alternatif. Pour de plu amples détails sur la conception de filtres PoC, veuillez consulter le rapport d'application ci-dessous : www.ti.com/lit/an/snla224/snla224.pdf.

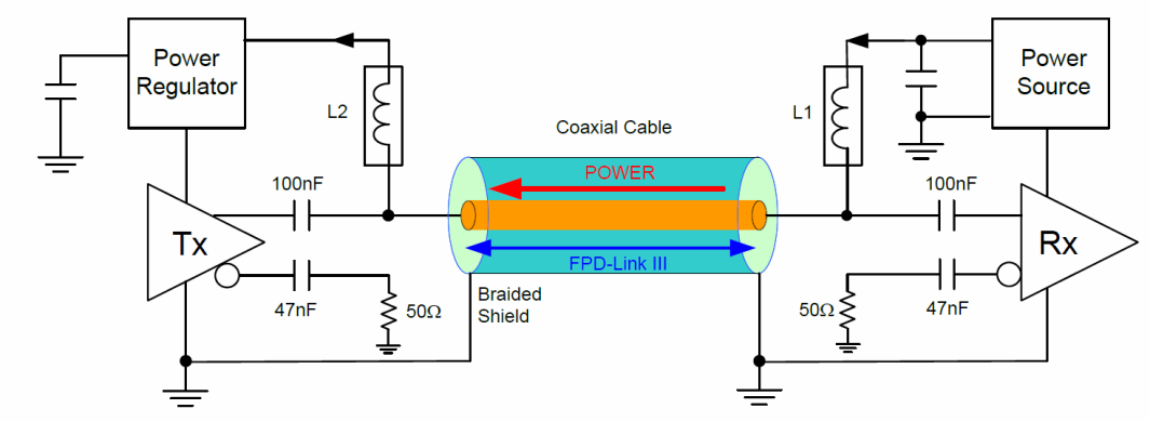


Figure 6. L'alimentation par câble coaxial permet l'alimentation à distance des modules caméra

TRAITEMENT DE L'IMAGE

Le processeur TDA2x, représenté à la figure 1, exige que les ISP restent externes. Cependant, le processeur TDA3x intègre l'ISP sur puce. Par conséquent, un niveau d'intégration plus élevé peut être atteint. Grâce à son port vidéo (VIP), les flux vidéo arrivent dans la mémoire du processeur sans surcharger les cœurs de traitement. Au contraire, le contrôleur DMA du VIP garantit que tous les flux vidéo soient stockés dans ses tampons d'image. À leur tour, les cœurs de traitement reçoivent des notifications sur le niveau d'interruption lorsque de nouvelles images arrivent. Le logiciel du processeur accède aux tampons d'image autant que nécessaire pour traiter les données vidéo.

CONCLUSION

Les voitures autonomes vont requérir un grand nombre de capteurs pour détecter l'ensemble de l'environnement. Les technologies de capteurs telles que Vision, Radar et LIDAR joueront un rôle important. Les capteurs seront montés autour de la voiture et devront donc bénéficier d'un câblage compact et peu coûteux pour connecter les capteurs satellites à une unité centrale. Les solutions FPD-Link III répondent aux exigences des futurs systèmes de fusion de capteurs. Pour plus d'informations, rendez-vous sur http://www.ti.com/product/ds90ub964-q1 et http://processors.wiki.ti.com/index.php/TIDA-00455_-_Automotive_ADAS_4_Camera_Hub_with_integrated_ISP_and_DVP_outputs



Thorsten Lorenzen est Senior Field Application Engineer dans le domaine des systèmes d'aide à la conduite chez Texas Instruments. Il a étudié l'ingénierie électrique et l'électronique à l'Université technologique de Mittelhessen à Giessen (Allemagne) et à l'University of Central Lancashire de

Preston (Royaume-Uni).